

**ВЫБОР ОПТИМАЛЬНОГО АЛГОРИТМА ДЕКОДИРОВАНИЯ ДЛЯ СТАНДАРТА DMR НА  
ОТЕЧЕСТВЕННОМ СИГНАЛЬНОМ ПРОЦЕССОРЕ 1967ВЦ3Т**

Ю.О. Мякочин, А.С. Бороздин

АО «ПКК Миландр»,

Россия, г. Москва, г. Зеленоград, Георгиевский пр-т, 5, 124498

E-mail: [myakochin.yuri@ic-design.ru](mailto:myakochin.yuri@ic-design.ru), [borozdin.a@milandr.ru](mailto:borozdin.a@milandr.ru)

**DECODING OF DMR-STANDART BLOCK CODES ON THE DSP-PROCESSOR 1967VC3T**

Y. Myakochin, A. Borozdin

JSC "ICC Milandr",

Russia, Moscow, Zelenograd, Georgievskiy prospect, 5, 124498

E-mail: [myakochin.yuri@ic-design.ru](mailto:myakochin.yuri@ic-design.ru), [borozdin.a@milandr.ru](mailto:borozdin.a@milandr.ru)

**Abstract.** *The article describes the results of the decoding block codes using 1967VC3T domestic signal processor. The algorithms provide optimal or close to optimal decoding performance, with effective implementation of the selected signal processor.*

**Введение.** В статье собраны и проанализированы результаты реализации декодирования блочных кодов с использованием отечественного сигнального процессора 1967ВЦ3Т. Представленные алгоритмы обеспечивают оптимальные или близкие к оптимальным характеристики декодирования, имеют умеренные вычислительные затраты и обладают эффективной реализацией для выбранного сигнального процессора. Представленные алгоритмы обеспечивают оптимальные или близкие к оптимальным характеристики декодирования, имеют умеренные вычислительные затраты и обладают эффективной реализацией для выбранного сигнального процессора. Реализация протокола обмена в соответствии со стандартом DMR требует декодирования целого ряда блочных кодов:

- Хэмминга (17,12,3), (13,9,3), (15,11,3), (16,11,4), (7,4,3),
- Голея (20,8),
- *Quadratic residue* (16,7,6),

а также кода с одиночной проверкой на четность (*SPS*) и длиной данных 1, 3 и 7. Эти коды могут использоваться как самостоятельно, так и в составе других кодов.

**Материалы и методы исследования.** По результатам разработки и анализа, алгоритмы декодирования блочных кодов и блочных турбо кодов обеспечивают оптимальное качество декодирования и имеют эффективную реализацию для процессора 1967ВЦ3Т. В условиях, когда блочный код используется самостоятельно, основная задача заключается в том, чтобы обеспечить высокое качество декодирования, поскольку объем вычислительных затрат декодера мал по сравнению с вычислительными затратами, необходимыми для реализации всего приемника DMR. Поэтому оказалось целесообразным выбрать более сложный алгоритм декодирования, обеспечивающий высокое качество.

Чтобы упростить реализацию стандарта DMR, необходимо разработать унифицированный алгоритм, который бы позволял декодировать указанные блочные коды. Возможности такого алгоритма должны обеспечивать оптимальные или близкие к оптимальным характеристики декодирования, иметь

умеренные вычислительные затраты и обладать эффективной реализацией на отечественном сигнальном процессоре 1967ВЦ3Т.

Модели каналов, применяемые в стандарте DMR, должны корректно эмулировать городские застройки и гористые местности (TU50 и NT200) на скоростях 50 км/ч и 200 км/ч соответственно. Эти модели соответствуют каналам с замиранием и многолучевым распространением радиоволн.

В результате возникла необходимость в разработке тестовой среды, позволяющей определить наилучшие параметры декодеров. Для этой среды были выбраны модуляция BPSK и аддитивный белый гауссовский шум (AWGN). Измерения BER и BLER декодеров проводились в ситуации, когда они работали одновременно с демодулятором DMR. Таким образом, измерения полностью соответствовали стандартным требованиям для каналов AWGN, TU50, NT200 и др.: обеспечение модуляции FSK-4, реальных условий синхронизации символьной и синхронизации несущей частоты.

Процессор 1967ВЦ3Т оснащен двумя параллельно работающими блоками ALU, блоками целочисленных вычислений и формирования адреса и блоками выполнения коммуникационных операций (CLU). Он обеспечивает эффективную обработку 8-, 16-, 32-, 64-битных данных (фиксированная точка), а также 32- и 40-битных данных (плавающая точка). Шины дают возможность осуществить две операции доступа к 128-битным данным за один такт [1].

Блок коммуникационных операций позволяет ускорять следующие операции:

- декодирование Витерби;
- вычислять кросс-корреляционные функции.

Самый распространенный метод декодирования таких кодов - это метод синдромного декодирования HDD (*Hard Decision Decoding* – декодирование с жестким принятием решения) [2], [3]. Однако он обладает низким выигрышем в соотношении  $E_b/N_0$ : показатель составляет около 0,4 дБ для кодов Хэмминга (7,4) и 0,9 дБ кодов Хэмминга (15,11) при условии  $BER=10^{-4}$  [4].

Успешное развитие решетчатого декодирования сверточных кодов (по алгоритму Витерби и пр.), привело к появлению решетчатых методов декодирования блочных кодов. Процесс декодирования блочного кода можно представить в виде пути по двоичной решетке, имеющей глубину  $N$  и максимальное количество состояний  $2^{N-K}$  [5]. Алгоритмы решетчатого декодирования и алгоритмы, которые используются для сверточных кодов, идентичны. Решетчатый декодер блочных кодов является оптимальным в плане вычислительных затрат и объема памяти.

В то же время, по сравнению со сверточными кодами, блочные коды отличаются нерегулярной решеткой. Пример такой решетки для кода Хэмминга представлен на рисунке 1.

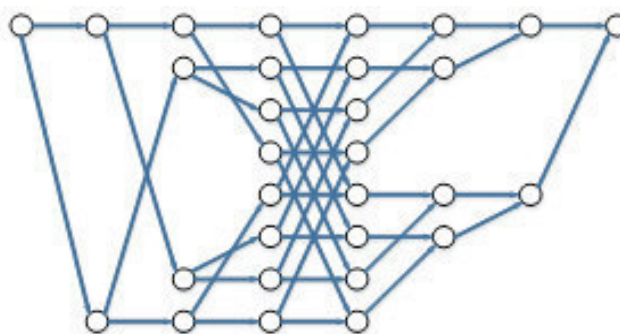


Рис. 1. Решетка декодирования кода Хэмминга (7,4,3)

Нерегулярная решетка приводит к усложнению алгоритма декодирования и увеличению вычислительной сложности декодирования. Это тем более очевидно в ситуации, когда существует необходимость декодирования десяти разных кодов.

Указанные сложности заставляют обращаться к другим алгоритмам декодирования блочных кодов, которые обладают оптимальными или близкими к ним параметрами декодирования, а также демонстрируют наилучшую для решения задачи общую совокупность свойств.

В статье Near-Optimum Decoding of Product Codes: Block Turbo Codes (журнал IEEE Transactions on Communications) [6], содержится описание алгоритма декодирования произвольных блочных кодов, имеющих мягкий вход и мягкий выход, который близок к оптимальному.

Реализация такого алгоритма достаточно проста. Его отличительной особенностью также является достаточная степень унификации применительно к разным типам блочных кодов. Алгоритм дает возможность через выбор параметров достигать желаемого соотношения между качеством декодирования и вычислительными ресурсами. Статья описывает процесс декодирования БЧХ-кодов, однако представленный метод с легкостью можно применять для кодов Хэмминга, Голя, *Quadratic residue* (QR), SPS.

**Результаты.** Описанные в статье алгоритмы декодирования блочных кодов обеспечивают близкие к оптимальным характеристики декодирования при гораздо меньших вычислительных затратах, если для их реализации использовать отечественный сигнальный процессор 1967ВЦ3Т.

Использование приведенных алгоритмов позволило реализовать DMR модем на процессоре 1967ВЦ3Т, задействовав лишь одну третью часть вычислительной мощности процессора.

Работа выполнена при финансовой поддержке Министерства образования и науки РФ в рамках Соглашения № 14.579.21.0118 о предоставлении субсидии от 27 октября 2015 года (уникальный идентификатор ПНИЭР RFMEFI57915X0118).

## СПИСОК ЛИТЕРАТУРЫ

1. The digital signal processing chip with 12Mbit RAM and 300MHz clock frequency 1967VC3T, K1967VC3T. Datasheet. JSC "ICC Milandr" [Электронный ресурс]. – Режим доступа: <http://milandr.ru> – 10.03.2017.
2. Proakis J.G. Digital Communications. – New York: McGraw-Hill, 2001. – 928 p.
3. Steele R., Hanzo L. Mobile Radio Communications: Second and Third Generation Cellular and WATM Systems: 2nd Edition. – New York: IEEE Press-John Wiley, 1999. – 1090 p.
4. Muller B. Low Complexity Soft-Input Soft-Output Hamming Decoder / B. Muller, M. Holters, U. Zolzer // Proceedings of the 50th FITCE Congress "ICT: Bridging an Ever Shifting Digital Divide". – Palermo, Italy, 2011.
5. Hagenauer J. Iterative decoding of binary block and convolutional codes / J. Hagenauer, E. Offer, L. Papke // IEEE Transactions on information theory. – 1996. – V. 42. – No. 2. – P. 429–445.
6. Pyndiah R.M. Near-optimum decoding of product codes: Block turbo codes / R.M. Pyndiah // IEEE Transactions on communications. – 1998. – V. 46. – No. 8. – P. 1003–1010.